

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-167858

(43)Date of publication of application : 24.06.1997

(51)Int.Cl.

H01L 33/00

H01S 3/18

(21)Application number : 07-347691

(71)Applicant : TOYODA GOSEI CO LTD

(22)Date of filing : 15.12.1995

(72)Inventor : KOIDE NORIKATSU

HIRANO ATSUO

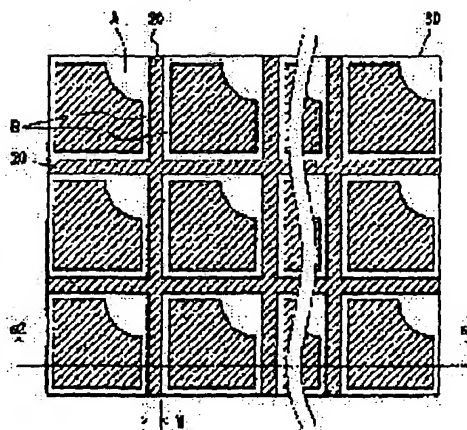
SHIBATA NAOKI

## (54) SUBSTRATE CUTTING METHOD OF III GROUP NITRIDE SEMICONDUCTOR LIGHT EMITTING DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To enable a substrate to be protected against chipping and easily positioned at dicing.

SOLUTION: A substrate of a light emitting device composed of an N<sup>+</sup> layer, an N layer, a light emitting layer, and a P layer all formed of III group nitride semiconductor is cut off through such a method that cutting lines 20 of prescribed line width are left like a lattice on the substrate, the surface of the N<sup>+</sup> layer is exposed in the boundary region of the cutting line 20 and a region where the electrode of the N layer is provided, the latticed cutting lines 20 are pattern-recognized as dicing lines, the substrate is diced along the cutting lines 20 with a blade which is wider than the width of the cutting line 20 till grooves are formed on its surface removing the layers of the cutting line 20, and the rear side of the substrate is scribed corresponding to the grooves provided to the front side, whereby the substrate is separated into unit chips. As the cutting lines 20 are formed protruding, the pattern recognition of the cutting lines can easily be made, and the blade can easily be positioned by control. The P layer and the light emitting layer are removed in the vicinity of the blade, mechanical vibrations are restrained from being transmitted to the light emitting layer, so that the light emitting layer is protected against mechanical distortion at dicing.



### LEGAL STATUS

[Date of request for examination]

31.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-167858

(43) 公開日 平成9年(1997)6月24日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 33/00

H 0 1 L 33/00

C

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数 2 F D (全 5 頁)

(21) 出願番号

特願平7-347691

(22) 出願日

平成7年(1995)12月15日

(71) 出願人 000241463

豊田合成株式会社

愛知県西春日井郡春日町大字落合字長畑 1  
番地

(72) 発明者 小出 典克

愛知県西春日井郡春日町大字落合字長畑 1  
番地 豊田合成株式会社内

(72) 発明者 平野 敦雄

愛知県西春日井郡春日町大字落合字長畑 1  
番地 豊田合成株式会社内

(72) 発明者 柴田 直樹

愛知県西春日井郡春日町大字落合字長畑 1  
番地 豊田合成株式会社内

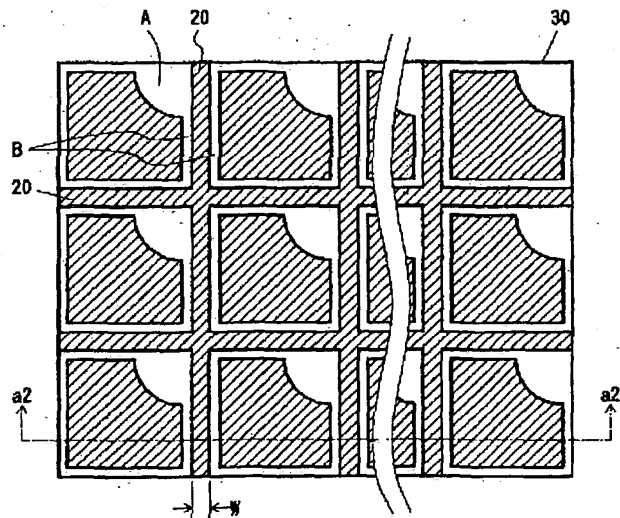
(74) 代理人 弁理士 藤谷 修

(54) 【発明の名称】 3族窒化物半導体発光素子の基板切断方法

(57) 【要約】

【課題】 チッピングを防止しダイシング時の位置決め制御を容易にする。

【解決手段】  $n^+$  層、 $n$  層、発光層、 $p$  層とが3族窒化物半導体で形成された発光素子の基板切断方法で、所定幅の切断線を格子状に残し、切断線の境界領域と $n$ 層の電極が形成される領域で、 $n^+$  層の面を露出させ、格子状の切断線をダイシングラインとしてパターン認識して、切断線の幅よりもやや広い幅のブレードにより切断線の各層が除去され基板の表面に溝が形成されるまでダイシングし、基板の裏面において溝に対応する位置をスクライブし、基板を各チップ毎に分離する。よって、切断線が凸状に形成されているのでパターン認識が容易でありブレードの位置決め制御が容易となる。ブレードの周囲は $p$  層と発光層が除去されているので、機械的振動が発光層に伝搬しないので、ダイシング時に発光層に機械歪みを与えることがない。



## 【特許請求の範囲】

【請求項1】 基板上に形成されたn伝導型のn層、発光層、p伝導型のp層とが3族窒化物半導体で形成された3族窒化物半導体発光素子の基板切断方法において、前記基板を切断して各発光素子チップ毎に分離するための所定幅の切断線を格子状に残し、その切断線の境界領域と前記n層に対する電極が形成される領域とにおいて、前記n層の面が露出するようにエッチングし、格子状に残された前記切断線をダイシングラインとしてパターン認識して、その切断線の幅よりもやや広い幅のブレードを用いて、前記切断線の各層が除去され前記基板の表面に溝が形成されるまでダイシングし、前記基板の裏面において前記溝に対応する位置をスクライプし、前記基板に荷重をかけて、前記基板を各チップ毎に分離することを特徴とする3族窒化物半導体発光素子の基板切断方法。

【請求項2】 前記基板はサファイアであることを特徴とする請求項1に記載の3族窒化物半導体発光素子の基板切断方法。

## 【発明の詳細な説明】

## 【00001】

【産業上の利用分野】 本発明は、青色発光ダイオード、青色レーザダイオード等の発光素子に用いられる3族窒化物半導体発光素子のチップ切断方法に関する。

## 【00002】

【従来の技術】 従来、サファイア基板上にn層とp層とを、順次、積層して、p層の一部を除去してn層の一部を露出させ、この露出部分にn層のための電極を形成し、p層の上面にそのp層のための電極を形成した窒化ガリウム系化合物半導体を用いた発光素子が知られている。そして、発光素子チップの製造方法として、特開平5-343742号公報に記載されたものがある。この方法は、n層のための電極を形成するためのエッチング工程において、切断領域においてもn層を露出させ、次に、その露出したn層をサファイア基板までエッチング又はダイシングして、その後にサファイア基板をダイシング又はスクライピングして各チップに分離するものである。

## 【00003】

【発明が解決しようとする課題】 しかしながら、上記方法による切断方法は、下層のn層のための電極形成領域と切断領域とが連続してエッチングされ、そのn層が露出した切断領域において、ダイシングするものである。従って、この方法は、エッチングにより形成された切断領域の幅よりもダイシングのためのブレードの幅が狭いので、パターン認識によりダイシングラインを自動決定する場合に、その切断領域そのものをダイシングラインと認識することはできない。

【00004】 よって、基板上のn層のための電極形成領

域等の形状をパターン認識する等により、発光素子の各チップの存在位置を確認した上で、ダイシングラインを決定する必要がある。このため、ダイシングのための位置決め制御が複雑になるという問題があった。

【00005】 従って、本発明の目的は、各チップに分離する時のチップングを防止すると共に、ダイシング時の位置決め制御を容易にすることである。

## 【00006】

【課題を解決するための手段】 本発明の構成は、基板上に形成されたn伝導型のn層、発光層、p伝導型のp層とが3族窒化物半導体で形成された3族窒化物半導体発光素子の基板切断方法において、基板を切断して各発光素子チップ毎に分離するための所定幅の切断線を格子状に残し、その切断線の境界領域とn層に対する電極が形成される領域とにおいて、n層の面が露出するようにエッチングし、格子状に残された切断線をダイシングラインとしてパターン認識して、その切断線の幅よりもやや広い幅のブレードを用いて、切断線の各層が除去され基板の表面に溝が形成されるまでダイシングし、基板の裏面において溝に対応する位置をスクライプし、基板に荷重をかけて、基板を各チップ毎に分離することを特徴とする。

【00007】 よって、ダイシングにより除去する幅の切断線が凸状に形成されているので、パターン認識により切断線、そのものを直接、認識することができ、ダイシング時のブレードの位置決め制御が容易となる。又、ダイシング時にブレードの周囲はp層と発光層が除去されているので、機械的振動が発光層に伝搬しないので、ダイシング時に発光層に機械歪みを与えることがない。よって、発光素子の性能を低下させない。

【00008】 又、請求項2の発明は基板をサファイアとしたことを特徴としており、脆いサファイア基板の切断に対して本発明方法は有効である。

## 【00009】

【実施例】 以下、本発明を具体的な実施例に基づいて説明する。図4において、発光ダイオード10は、サファイア基板1を有しており、そのサファイア基板1上に50ÅのAlNのバッファ層2が形成されている。そのバッファ層2の上には、膜厚約2.0μm、電子濃度 $2 \times 10^{18}$ /cm<sup>3</sup>のシリコンドープGaNから成る高キャリア濃度n<sup>+</sup>層3（請求の範囲のn層に対応）が形成されている。そして、電極8を形成する部分を除いた高キャリア濃度n<sup>+</sup>層3の上には、順に、膜厚約2.0μm、電子濃度 $2 \times 10^{18}$ /cm<sup>3</sup>のシリコンドープの(Al<sub>x2</sub>Ga<sub>1-x2</sub>)<sub>y2</sub>In<sub>1-y2</sub>Nから成る高キャリア濃度n<sup>+</sup>層4（請求の範囲のn層に対応）、膜厚約0.3μm、亜鉛(Zn)及びシリコンドープの(Al<sub>x1</sub>Ga<sub>1-x1</sub>)<sub>y1</sub>In<sub>1-y1</sub>Nから成る発光層5、膜厚約1.0μm、ホール濃度 $5 \times 10^{17}$ /cm<sup>3</sup>、マグネシウム濃度 $1 \times 10^{20}$ /cm<sup>3</sup>のマグネシウムドープの(Al<sub>x2</sub>Ga<sub>1-x2</sub>)<sub>y2</sub>In<sub>1-y2</sub>Nから成るp層61、膜厚約0.2μm、ホール濃度 $5 \times$

$10^{17}/\text{cm}^3$ 、マグネシウム濃度  $1 \times 10^{20}/\text{cm}^3$  のマグネシウムドーブのGaN から成る第2コンタクト層62、膜厚約500 Å、ホール濃度  $2 \times 10^{17}/\text{cm}^3$ 、マグネシウム濃度  $2 \times 10^{20}/\text{cm}^3$  のマグネシウムドーブのGaN から成る第1コンタクト層63が形成されている。

【0010】そして、第1コンタクト層63に接続する電極7と高キャリア濃度  $n^+$  層3の露出面に接続する電極8が形成されている。電極7は第1コンタクト層63上一様に厚さ20 Åに形成されたニッケル(Ni)から成る層71と厚さ60 Åに形成された金(Au)から成る層72を有しており、この2層は透明電極として機能する。又、層72の上の一部にはワイヤがボンディングされるパッドとして機能する厚さ1000 Åのニッケル(Ni)から成る層73と厚さ1.5 μmの金(Au)から成る層74とが形成されている。

【0011】又、電極8は、高キャリア濃度  $n^+$  層3に接合する厚さ1.5 μmのアルミニウム(Al)から成る層で構成されている。

【0012】次に、この構造の発光ダイオード10の製造方法について説明する。上記発光ダイオード10は、有機金属化合物気相成長法(以下「MOVPE」と記す)による気相成長により製造された。用いられたガスは、 $\text{NH}_3$  とキャリアガス $\text{H}_2$ 又は $\text{N}_2$ とトリメチルガリウム( $\text{Ga}(\text{CH}_3)_3$ ) (以下「TMG」と記す)とトリメチルアルミニウム( $\text{Al}(\text{CH}_3)_3$ ) (以下「TMA」と記す)とトリメチルインジウム( $\text{In}(\text{CH}_3)_3$ ) (以下「TMI」と記す)と、ジエチル亜鉛( $(\text{C}_2\text{H}_5)_2\text{Zn}$ ) (以下「DEZ」と記す)とシラン( $\text{SiH}_4$ )とシクロペンタジエニルマグネシウム( $\text{Mg}(\text{C}_5\text{H}_5)_2$ ) (以下「 $\text{CP}_2\text{Mg}$ 」と記す)である。

【0013】まず、有機洗浄及び熱処理により洗浄したa面を主面とする単結晶のサファイア基板1をMOVPE装置の反応室に載置されたサセプタに装着する。次に、常圧で $\text{H}_2$ を流速2 liter/分で反応室に流しながら温度1100℃でサファイア基板1を気相エッチングした。

【0014】次に、温度を400℃まで低下させて、 $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMAを $1.8 \times 10^{-5}$ モル/分で供給して、AlNのパッファ層2が約500 Åの厚さに形成された。次に、サファイア基板1の温度を1150℃に保持し、膜厚約2.2 μm、電子濃度  $2 \times 10^{18}/\text{cm}^3$  のシリコンドーブのGaN から成る高キャリア濃度  $n^+$  層3を形成した。

【0015】以下、亜鉛(Zn)とシリコン(Si)を発光中心として発光ピーク波長を430nmに設定した場合の発光層5及びクラッド層である高キャリア濃度  $n^+$  層4及びp層61の組成比及び結晶成長条件の実施例を記す。上記の高キャリア濃度  $n^+$  層3を形成した後、続いて、サファイア基板1の温度を850℃に保持し、 $\text{N}_2$ 又は $\text{H}_2$ を10 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.12 \times 10^{-4}$ モル/分、TMAを $0.47 \times 10^{-4}$ モル/分、TMIを $0.1 \times 10^{-4}$ モル/分、及び、シランを導入し、膜厚約0.5 μm、濃度

$1 \times 10^{18}/\text{cm}^3$  のシリコンドーブの( $\text{Al}_{0.47}\text{Ga}_{0.53}$ ) $_{0.9}\text{In}_{0.1}\text{N}$  から成る高キャリア濃度  $n^+$  層4を形成した。

【0016】続いて、温度を850℃に保持し、 $\text{N}_2$ 又は $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.53 \times 10^{-4}$ モル/分、TMAを $0.47 \times 10^{-4}$ モル/分、TMIを $0.02 \times 10^{-4}$ モル/分、DEZを $2.0 \times 10^{-4}$ モル/分及び $\text{H}_2$ ガスにより0.86ppmに希釈されたシランを $10 \times 10^{-8}$ モル/分で30分間導入し、膜厚約0.3 μmの亜鉛(Zn)とシリコン(Si)ドーブの( $\text{Al}_{0.5}\text{Ga}_{0.7}$ ) $_{0.94}\text{In}_{0.06}\text{N}$  から成る発光層5を形成した。この発光層5における亜鉛(Zn)とシリコン(Si)の濃度は、共に、 $5 \times 10^{18}/\text{cm}^3$ である。

【0017】続いて、温度を1100℃に保持し、 $\text{N}_2$ 又は $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.12 \times 10^{-4}$ モル/分、TMAを $0.47 \times 10^{-4}$ モル/分、TMIを $0.1 \times 10^{-4}$ モル/分、及び、 $\text{CP}_2\text{Mg}$ を $2 \times 10^{-4}$ モル/分導入し、膜厚約1.0 μmのマグネシウム(Mg)ドーブの( $\text{Al}_{0.47}\text{Ga}_{0.53}$ ) $_{0.9}\text{In}_{0.1}\text{N}$  から成るp層61を形成した。p層61のマグネシウムの濃度は $1 \times 10^{20}/\text{cm}^3$ である。この状態では、p層61は、まだ、抵抗率 $10^8 \Omega\text{cm}$ 以上の絶縁体である。次に、温度を850℃に保持し、 $\text{N}_2$ 又は $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.12 \times 10^{-4}$ モル/分、及び、 $\text{CP}_2\text{Mg}$ を $2 \times 10^{-4}$ モル/分の割合で導入し、膜厚約0.2 μmのマグネシウム(Mg)ドーブのGaN から成る第2コンタクト層62を形成した。第2コンタクト層62のマグネシウムの濃度は $1 \times 10^{20}/\text{cm}^3$ である。この状態では、第2コンタクト層62は、まだ、抵抗率 $10^8 \Omega\text{cm}$ 以上の絶縁体である。続いて、温度を850℃に保持し、 $\text{N}_2$ 又は $\text{H}_2$ を20 liter/分、 $\text{NH}_3$ を10 liter/分、TMGを $1.12 \times 10^{-4}$ モル/分、及び、 $\text{CP}_2\text{Mg}$ を $4 \times 10^{-4}$ モル/分の割合で導入し、膜厚約500 Åのマグネシウム(Mg)ドーブのGaN から成る第1コンタクト層63を形成した。第1コンタクト層63のマグネシウムの濃度は $2 \times 10^{20}/\text{cm}^3$ である。この状態では、第1コンタクト層63は、まだ、抵抗率 $10^8 \Omega\text{cm}$ 以上の絶縁体である。

【0018】次に、450℃で45分間熱処理することにより、第1コンタクト層63、第2コンタクト層62及びp層61は、それぞれ、ホール濃度  $2 \times 10^{17}/\text{cm}^3$ 、 $5 \times 10^{17}/\text{cm}^3$ 、 $5 \times 10^{17}/\text{cm}^3$ 、抵抗率  $2 \Omega\text{cm}$ 、 $0.8 \Omega\text{cm}$ 、 $0.8 \Omega\text{cm}$ のp伝導型半導体となった。このようにして、多層構造のウエハが得られた。

【0019】次に、第1コンタクト層63の上に、スパッタリングにより $\text{SiO}_2$ 層を2000 Åの厚さに形成した。次に、その $\text{SiO}_2$ 層上にフォトリソグレイスを塗布した。そして、フォトリソグラフにより、第1コンタクト層63上において、高キャリア濃度  $n^+$  層3を露出させる部位のフォトリソグレイスを除去した。即ち、この高キャリア濃度  $n^+$  層3を露出させる部位は、図1に示すように、電極8が形成される部分Aと切断線20の周囲部分Bである。

【0020】次に、フォトリソによって覆われていないSiO<sub>2</sub>層をフッ化水素酸系エッチング液で除去した。次に、フォトリソ及びSiO<sub>2</sub>層によって覆われていない部位の第1コンタクト層63、第2コンタクト層62、p層61、発光層5及び高キャリア濃度n<sup>+</sup>層4を、真空度0.04Torr、高周波電力0.44W/cm<sup>2</sup>、BCl<sub>3</sub>ガスを10 ml/分の割合で供給しドライエッチングした後、Arでドライエッチングした。この工程により、電極形成部位A及び切断線20の周囲部分Bの高キャリア濃度n<sup>+</sup>層3の表面を露出させた。次に、第1コンタクト層63上に残っているSiO<sub>2</sub>層をフッ化水素酸で除去した。

【0021】次に、第1コンタクト層63の表面一様に透明電極として、厚さ20Åのニッケル(Ni)から成る層71、厚さ60Åの金(Au)から成る層72を形成した。その後、ボンディングパッドとして、厚さ1000Åのニッケル(Ni)層73と厚さ1.5μmの金(Au)層74とを形成した。

【0022】一方、高キャリア濃度n<sup>+</sup>層3の電極8として、厚さ1.5μmのアルミニウム(Al)から成る層を形成した。

【0023】その後、温度600℃にて1分間合金化処理を施して、図4に示す発光ダイオード10が2次元配列された図1に示す形状のウエハ30が形成された。

【0024】次に、図1に示すウエハ30において、切断線20をダイシングラインとしてパターン認識して、切断線20の幅Wよりも少し広い幅のブレードを用いて、切断線20に沿ってサファイア基板1の表面から15μmの深さまでダイシングした。この時、図3に示すように、切断線20は完全に除去される。図2に示すように、切断線20は凸状に形成されているので、パターン認識が極めて容易であり、切断線20に沿ったダイシングの位置決め制御が容易に実行できる。サファイア基板に形成される図3に示す溝16のサファイア基板1での深さdは10~20μmが望ましい。

【0025】次に、サファイア基板1の裏面1bにおいて、溝dに対面する位置にスクライブライン15を形成し、ウエハ30にローラによる荷重をかけて、各チップに分離した。

【0026】このように形成された発光ダイオード10

のチップをリードフレームに取り付け、電極7の金層74及び電極8とリードフレームのランド間を金線でボンディングした。上記の発光ダイオード10において、高キャリア濃度n<sup>+</sup>層3に対する電極8の接触抵抗は10<sup>-5</sup>Ωcm以下であった。又、ボンディング強度をワイヤブルテストにて確認したが、十分な接合強度が得られた。又、オーミック性は良好であった。さらに、発光ダイオード10の寿命が長くなり、発光の安定性が向上した。

【0027】尚、発光層5に接する高キャリア濃度n<sup>+</sup>層4は、高キャリア濃度n<sup>+</sup>層3に比べて電子濃度の低いn伝導型の層であっても良い。

【図面の簡単な説明】

【図1】本発明の切断方法を示すための半導体発光素子を形成した基板の平面図。

【図2】本発明の切断方法の工程を示した基板の断面図。

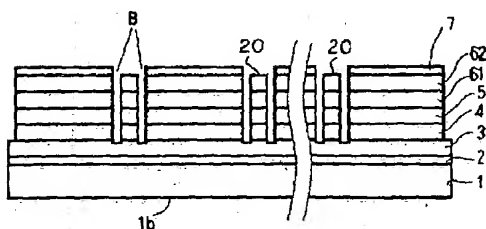
【図3】本発明の切断方法の工程を示した基板の断面図。

【図4】基板上に形成された発光ダイオードの構成を示した断面図。

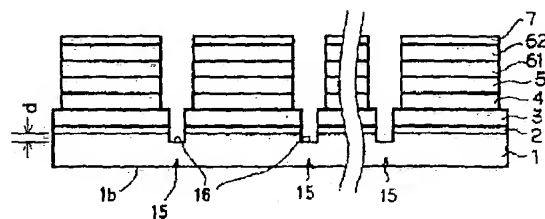
【符号の説明】

- 10…発光ダイオード
- 1…サファイア基板
- 2…バッファ層
- 3…高キャリア濃度n<sup>+</sup>層
- 4…高キャリア濃度n<sup>+</sup>層
- 5…発光層
- 61…p層
- 62…第2コンタクト層
- 63…第1コンタクト層
- 7, 8…電極
- 71…ニッケル層
- 72…金層
- 73…ニッケル層
- 74…金層
- 15…スクライブライン
- 20…切断線
- 30…ウエハ

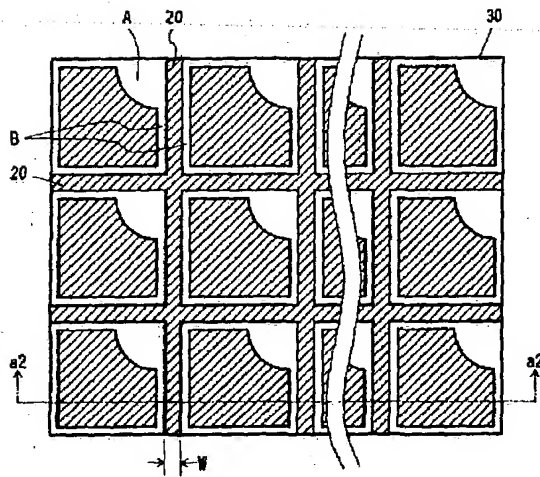
【図2】



【図3】



【図1】



【図4】

